*Пример.* Разработать микропрограмму умножения чисел в прямом коде, используя первый способ умножения. В качестве АЛУ использовать АЛУ с сосредоточенной логикой и двухадресным СОЗУ.

Пример операционной схемы умножения по первому способу показана на рис. 9. Умножение осуществляется с младших разрядов множителя и со сдвигом суммы частичных произведений в сторону младших разрядов.

|  |
| --- |
|  |
| Pис. 9. Операционная схема умножения. |

В исходном состоянии множитель записан в R10, регистр R15 содержит множимое, а R12 – должен быть обнулен. В последнем из указанных регистров при выполнении операции накапливаются старшие разряды суммы частичных произведений. Младшие разряды результата при сдвиге заполняют освобождающиеся разряды регистра R10 (регистра множителя). Результат, содержащий 2n разрядов, будет находиться в регистрах R12 и R10. В качестве счетчика циклов используется R11.

Микропрограмма умножения целых 16-разрядных чисел по схеме на рис. 9 может иметь следующий вид.

\------------------------------------------------------------------------------------------------

|  |  |  |
| --- | --- | --- |
| link | l[3]: ct | \ Задание связи между L3 и CT |
| accept | r12:0 | \ Начальная |
| accept | R15 :7fffh | \ установка |
| accept | r10:7fffh | \ регистров |
| accept | r11:17 | \ и счетчика циклов |

\------------------------------------------------------------------------------------------------

|  |  |  |
| --- | --- | --- |
|  | {cont;load rm, z;} | \ Обнуление RM |
| label1 | {cjp not rm\_c, label2;} | \ Анализ цифры множителя |
|  | {add r12, r12, R15, z;} | \ Добавление множимого к R12 |
| label2 | {or srl, r12, r12, z;} | \ Сдвиг в R12 и R10 суммы |
|  | {or sr.9, r10, r10, z;} | \ частичных произведений |
|  | {sub r11,r11,z,z;  load rm, flags;cem\_c;} | \ Декремент и проверка |
|  | {cjp not rm\_z, label1;} | \ на нуль счетчика (R11) |
|  | {} | \ конец умножения |

\------------------------------------------------------------------------------------------------

### Подготовка к лабораторной работе

1. Изучить общие положения к выполнению лабораторных работ приведенные в разделе “Описание Лабораторного Комплекса”.
2. Для 16-разрядного процессора разработать операционную схему, Ф- и ФС-микроалгоритмы умножения (Z = X \* Y) 16-разрядных двоичных чисел со знаком (старший разряд – знаковый) в соответствии с Табл. 2 и Табл. 3, где а**7**, а**6**, а**5**, а**4**, а**3,** а**2**, а**1** – семь младших разрядов двоичного номера зачетной книжки. Табл. 2 определяет способ умножения, а Табл. 3 – форму представления данных (прямой или дополнительный код).
3. Разработать с использованием микроассемблера микропрограмму реализации полученного микроалгоритма. Для реализации микроалгоритма использовать регистры R10–R15.
4. Выполнить числовой пример, используя данные Табл. 4. Выписать контрольные значения промежуточных результатов, которые будут использованы при отладке микропрограммы.